



## (12) 发明专利

(10) 授权公告号 CN 112352225 B

(45) 授权公告日 2022.03.18

(21) 申请号 201980043584.1

(22) 申请日 2019.06.14

(65) 同一申请的已公布的文献号  
申请公布号 CN 112352225 A

(43) 申请公布日 2021.02.09

(30) 优先权数据  
16/019,723 2018.06.27 US

(85) PCT国际申请进入国家阶段日  
2020.12.28

(86) PCT国际申请的申请数据  
PCT/CN2019/091331 2019.06.14

(87) PCT国际申请的公布数据  
W02020/001295 EN 2020.01.02

(73) 专利权人 香港理工大学  
地址 中国香港九龙

(72) 发明人 王启新 王铸

(74) 专利代理机构 北京世峰知识产权代理有限公司 11713

代理人 卓霖 张春媛

(51) Int.Cl.

G06F 12/084 (2016.01)

G06F 9/38 (2006.01)

G06F 9/48 (2006.01)

G06F 9/50 (2006.01)

G06F 9/52 (2006.01)

G06F 9/54 (2006.01)

G06F 21/12 (2013.01)

G06F 15/16 (2006.01)

G06F 21/74 (2013.01)

G06T 1/20 (2006.01)

H04L 67/568 (2022.01)

H04L 67/01 (2022.01)

H04L 69/321 (2022.01)

审查员 孟田革

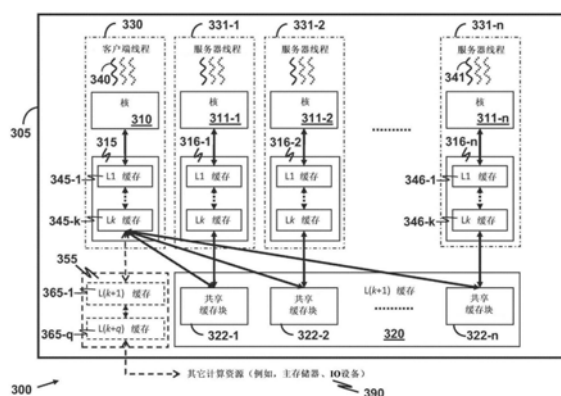
权利要求书2页 说明书7页 附图4页

### (54) 发明名称

用于实现单核等效观感的多核计算机系统的客户端-服务器架构

### (57) 摘要

在多核计算机系统中使用客户端-服务器架构来实现单核等效 (SCE) 观感。在该系统中, 多个栈被划分为一个客户端栈和服务器栈, 该多个栈均具有一个核和耦合到该核的本地缓存子系统, 该客户端栈用于运行客户端线程, 该服务器栈均用于运行服务器线程。还使用具有共享缓存块的共享缓存, 每个共享缓存块均耦合到客户端栈和一个服务器栈。每个服务器栈的核被配置为在执行服务器线程时, 能够利用的计算资源被限制到该每个服务器栈和耦合到该每个服务器栈的共享缓存块, 从而将由服务器线程对客户端线程造成的核间干扰隔离到该每个服务器栈、以及耦合到该每个服务器栈的共享缓存块内, 从而实现 SCE 观感。



1. 一种多核计算机系统,包括:

多个栈,每个栈均包括一个处理核和耦合到所述处理核的本地缓存子系统,所述本地缓存子系统被配置为提供一层或多层缓存存储,以对专用于所述处理核的数据或程序或这两者进行缓存,所述多个栈被划分为一个客户端栈和一个或多个服务器栈,所述客户端栈用于运行一个或多个客户端线程,每个服务器栈用于运行一个或多个服务器线程;和

共享缓存,包括一个或多个共享缓存块,每个共享缓存块均耦合到所述客户端栈并被配置为向所述客户端栈提供下一层缓存存储,并且每个共享缓存块均耦合到所述多个服务器栈中的一个相应服务器栈并被配置为向所述相应服务器栈提供下一层缓存存储,从而促进所述一个或多个客户端线程与所述一个或多个服务器线程之间的通信;

其中:

所述每个服务器栈的处理核被配置为在执行所述一个或多个服务器线程时,能够利用的计算资源被限制到该每个服务器栈和耦合到该每个服务器栈的共享缓存块,从而将由所述一个或多个服务器线程对所述一个或多个客户端线程造成的核间干扰隔离到该每个服务器栈、以及耦合到该每个服务器栈的所述共享缓存块内,以由此实现所述多核计算机系统的单核等效(single-core-equivalent,SCE)观感。

2. 根据权利要求1所述的多核计算机系统,还包括:

耦合到所述客户端栈的附加缓存子系统,所述附加缓存子系统被配置为向所述客户端栈提供相对于所述本地缓存子系统的下一层或多层缓存存储。

3. 根据权利要求2所述的多核计算机系统,其中,所述多核计算机系统形成为集成电路芯片。

4. 根据权利要求2所述的多核计算机系统,其中,所述多核计算机系统形成为片上系统。

5. 根据权利要求1所述的多核计算机系统,其中,每个栈的本地缓存子系统被配置为仅提供一层缓存存储。

6. 根据权利要求5所述的多核计算机系统,其中,所述多核计算机系统形成为集成电路芯片。

7. 根据权利要求5所述的多核计算机系统,其中,所述多核计算机系统形成为片上系统。

8. 根据权利要求1所述的多核计算机系统,其中,所述一个或多个共享缓存块为暂存存储器和/或其他快速存储器。

9. 根据权利要求8所述的多核计算机系统,其中,所述多核计算机系统形成为集成电路芯片。

10. 根据权利要求8所述的多核计算机系统,其中,所述多核计算机系统形成为片上系统。

11. 根据权利要求1所述的多核计算机系统,其中,每个核是通用处理单元或专用处理单元。

12. 根据权利要求11所述的多核计算机系统,其中,所述专用处理单元是图形处理单元(GPU)或安全密码处理器。

13. 根据权利要求11所述的多核计算机系统,其中,所述多核计算机系统形成为集成电

路芯片。

14. 根据权利要求11所述的多核计算机系统,其中,所述多核计算机系统形成为片上系统。

15. 根据权利要求1所述的多核计算机系统,还包括:

耦合到所述客户端栈的一个或多个附加计算资源,其中所述一个或多个附加计算资源包括一个或多个总线、主存储器和/或输入/输出(I/O)设备。

16. 根据权利要求15所述的多核计算机系统,其中,所述多核计算机系统形成为片上系统。

17. 根据权利要求1所述的多核计算机系统,其中,所述多核计算机系统形成为集成电路芯片。

18. 根据权利要求1所述的多核计算机系统,其中,所述多核计算机系统形成为片上系统。

19. 一种用于形成具有单核等效(single-core-equivalent, SCE)观感的多核计算机系统的方法,该方法包括:

获得多个栈,其中每个栈均包括一个处理核和耦合到所述处理核的本地缓存子系统,所述本地缓存子系统被配置为提供一层或多层缓存存储,以对专用于所述处理核的数据和/或程序或者这两者进行缓存;

将所述多个栈划分为一个客户端栈和一个或多个服务器栈,其中,所述客户端栈用于运行一个或多个客户端线程,并且每个服务器栈用于运行一个或多个服务器线程;

获得包括一个或多个共享缓存块的共享缓存,每个共享缓存块均耦合到所述客户端栈,并且每个共享缓存块均耦合到所述多个服务器栈中的一个相应服务器栈;

配置每个共享缓存块,以向所述客户端栈提供下一层缓存存储,并且向所述相应服务器栈提供下一层缓存存储,从而促进所述一个或多个客户端线程与所述一个或多个服务器线程之间的通信;

至少集成所述多个栈和所述共享缓存以形成所述多核计算机系统;和

配置所述每个服务器栈的处理核,以在执行所述一个或多个服务器线程时,限制能够利用的计算资源到该每个服务器栈和耦合到该每个服务器栈的共享缓存块,从而将所述一个或多个服务器线程对所述一个或多个客户端线程造成的核间干扰隔离到该每个服务器栈、以及耦合到该每个服务器栈的所述共享缓存块内,以由此实现SCE观感。

20. 根据权利要求19所述的方法,还包括:

获得耦合到所述客户端栈的附加缓存子系统;

配置所述附加缓存子系统,以向所述客户端栈提供相对于所述本地缓存子系统的下一层或多层缓存;和

在形成所述多核计算机系统中,进一步将所述附加缓存子系统集成到所述多核计算机系统中。

## 用于实现单核等效观感的多核计算机系统的客户端-服务器架构

### 技术领域

[0001] 本发明总体上涉及一种多核计算机系统。特别地,本发明涉及一种具有单核等效观感(single-core-equivalent view)的计算机系统。

[0002] 文献列表

[0003] 以下是说明书中引用的参考文献列表。这些参考文献的每一个公开内容均通过引用整体并入本文。

[0004] L.Sha等人的“Real-Time Computing on Multicore Processors(多核处理器上的实时计算)”,IEEE Computer,第69-77页,2016年9月。

[0005] L.Sha等人的“Position Paper on Minimal Multicore Avionics Certification Guidance(最小多核航空电子设备认证指南的意见书)”草案3.8,由美国运输部联邦航空管理局发布,2016年2月22日。

[0006] R.Pellizzoni和H.Yun的“Memory Servers for Multicore Systems(用于多核系统的存储服务器)”,Proceedings of the IEEE Real-Time and Embedded Technology and Applications Symposium(RTAS) (IEEE实时和嵌入式技术与应用研讨会(RTAS)的会议记录),2016年4月11日至14日。

[0007] G.Yao、H.Yun、Z.P.Wu、R.Pellizzoni、M.Caccamo和L.Sha的“Schedulability Analysis for Memory Bandwidth Regulated Multicore Real-Time Systems(用于存储带宽调节多核实时系统的可调度性分析)”,IEEE Transactions on Computers,第65卷,第2期,第601-614页,2016年2月。

[0008] H.Yun、G.Yao、R.Pellizzoni、M.Caccamo和L.Sha的“Memory Bandwidth Management for Efficient Performance Isolation in Multi-Core Platforms(用于多核平台中有效性能隔离的存储带宽管理)”,IEEE Transactions on Computers,第65卷,第2期,第562-576页,2016年2月。

[0009] R.Mancuso、R.Pellizzoni、M.Caccamo、L.Sha和H.Yun的“WCET(m) Estimation in Multi-Core Systems using Single Core Equivalence(使用单核等效性的多核系统中的WCET(m)估计)”,Proceedings of the 27th Euromicro Conference on Real-Time Systems(第27届欧洲计算机协会关于实时系统会议的会议记录),第174-183页,2015年7月8日至10日。

[0010] H.Yun、R.Pellizzoni和P.K.Valsan的“Parallelism-Aware Memory Interference Delay Analysis for COTS Multicore Systems(用于COTS多核系统的并行感知存储干扰延迟分析)”,Proceedings of the 27th Euromicro Conference on Real-Time Systems(第27届欧洲计算机协会关于实时系统会议的会议记录),第184-195页,2015年7月8日至10日。

[0011] H.Kim、D.de Niz、B.Andersson、M.Klein、O.Mutlu和R.Rajkumar的“Bounding Memory Interference Delay in COTS-based Multi-Core Systems(基于COTS的多核系统

中的有限存储干扰延迟)”,Proceedings of the 20th IEEE Real-Time and Embedded Technology and Applications Symposium(RTAS) (第20届IEEE实时和嵌入式技术与应用研讨会(RTAS)的会议记录),第145-154页,2014年4月15日至17日。

[0012] R.Mancuso、R.Dudko、E.Betti、M.Cesati、M.Caccamo和R.Pellizzoni的“Real-Time Cache Management Framework for Multi-core Architectures (用于多核架构的实时缓存管理框架)”,Proceedings of the 19th IEEE Real-Time and Embedded Technology and Applications Symposium(RTAS) (第19届IEEE实时与嵌入式技术和应用研讨会(RTAS)的会议记录),第45-54页,2013年4月9日至11日。

[0013] H.Yun、G.Yao、R.Pellizzoni、M.Caccamo和L.Sha的“MemGuard:Memory Bandwidth Reservation System for Efficient Performance Isolation in Multi-core Platforms (用于多核平台中的有效性能隔离的存储带宽预留系统)”,Proceedings of the 19th IEEE Real-Time and Embedded Technology and Applications Symposium(RTAS) (第19届IEEE实时与嵌入式技术和应用研讨会(RTAS)的会议记录),第55-64页,2013年4月9日至11日。

## 背景技术

[0014] 当今的大多数计算机已经从使用单核处理器演变为使用多核处理器。通常,对于此类计算机,每个处理器托管(host)多个核,该多个核通常并行地运行线程(在本文件中,将进程、线程、中断处理程序和其他形式的执行序列统称为“线程”)。

[0015] 尽管并行性通常可以加速计算,但是其由于从缓存到总线、主存储器和输入/输出(I/O)设备的资源共享而使得每个线程行为复杂化。资源共享的冲突可能在某些应用程序域中引起严重问题。例如,在航空电子学中,要求软件通过严格的认证程序以证明所要求的实时性能。由于存在多个核而引入的并行性,资源共享可能引起线程以更复杂的方式相互干扰。基于单核处理器模型的现有认证不再有效。然而,如何基于多核处理器模型对软件进行认证仍然是一个悬而未决的问题。因此,期望具有一种技术解决方案来实现多核计算机系统的单核等效(single-core-equivalent, SCE)观感,例如参考文献[1]和[2]。即,尽管计算机处理器硬件具有多个处理核(processing cores),但是在多核处理器上运行的线程可以如同这些线程在单核处理器上运行一样而被分析。

[0016] 用于实现多核计算机系统的SCE观感的现有解决方案通常集中于垂直隔离核及其相应的资源份额,例如参考文献[3]至[10]。图1图示地描绘了这种方法。多核计算机系统100包括多个核110a-110d。尽管对于系统设计者而言,将一层(level-1)缓存(简化为“L1缓存”;但在下文中,将术语“h层(level-h)缓存”和“Lh缓存”互换使用,其中 $h=1,2,\dots$ ) 111a-111d(本地缓存存储)分配给核110a-110d是自然而然的,系统设计者还被要求将其他共享的计算资源分配给核110a-110d。这些共享的计算资源包括低层缓存120、总线130、主存储器140,以及诸如WiFi收发器的一个或多个I/O设备150。实现计算资源的垂直隔离在很大程度上取决于上述共享的计算资源的配置细节。这些配置细节通常是专有的并且很难获得。缺少这些细节之一就可能会妨碍整个垂直隔离工作。由于新设计中经常涉及更多的计算资源(以及由此产生的配置细节),因此在设计计算资源的垂直隔离时需要付出更多的努力。

[0017] 在本领域中需要一种在系统设计者设计多核计算机系统时达致简洁的技术。

## 发明内容

[0018] 本发明的第一方面在于提供一种具有SCE观感的多核计算机系统。

[0019] 该多核计算机系统包括多个栈和共享缓存。每个栈均包括一个处理核和耦合到所述处理核的本地缓存子系统。所述本地缓存子系统被配置为提供一层或多层缓存存储,以对专用于所述处理核的数据和/或程序进行缓存。多个栈被划分为一个客户端栈和一个或多个服务器栈。共享缓存包括一个或多个共享缓存块,每个共享缓存块均耦合到该客户端栈,并且每个共享缓存块均耦合到多个服务器栈中的一个相应服务器栈。客户端栈用于运行一个或多个客户端线程,并且每个服务器栈则用于运行一个或多个服务器线程。客户端线程能够访问计算机系统上的除服务器栈之外的任何资源(例如,客户端栈、低层缓存、总线、主存储器、I/O设备)。然而,服务器线程仅能访问其托管服务器栈以及耦合到所述服务器栈的共享缓存块上的资源(严格地说,服务器线程也被允许访问连接服务器栈内部的资源的总线,以及在服务器栈和耦合到所述服务器栈的共享缓存块之间的总线;但为了简单起见,在接下来的描述中未明确标识此类总线)。每个共享缓存块被配置为向客户端栈提供下一层缓存存储,并且每个共享缓存块均被配置为向该相应服务器栈提供下一层缓存存储,从而促进客户端线程和服务器线程之间的通信。有利地,每个服务器栈的处理核被配置为在执行一个或多个服务器线程时,能够利用的计算资源被限制到该每个服务器栈和耦合到该每个服务器栈的共享缓存块。因此,由一个或多个服务器线程对一个或多个客户端线程造成的核间干扰被隔离到该每个服务器栈、以及耦合到该每个服务器栈的共享缓存块内。由此,实现了多核计算机系统的SCE观感。

[0020] 该多核计算机系统还可以包括耦合到客户端栈的附加缓存子系统。附加缓存子系统被配置为向客户端栈提供下一层或多层缓存存储。

[0021] 在一个实施例中,每个栈的本地缓存子系统被配置为仅提供一层缓存存储。

[0022] 在另一个实施例中,以暂存存储(scratchpad memory, SPM)和/或其他比主存储器快的存储部件(以下简称为“快速存储装置”)作共享缓存之用。

[0023] 根据某个实施例,多核计算机系统还包括耦合到客户端栈的一个或多个附加计算资源。一个或多个附加计算资源可以包括一个或多个总线、主存储器和/或I/O设备。

[0024] 本发明的第二方面在于提供一种用于形成具有SCE观感的多核计算机系统的方法。

[0025] 该方法包括获得多个栈,并且将多个栈划分为一个客户端栈和一个或多个服务器栈。每个栈均包括一个处理核和耦合所述处理核的本地缓存子系统。本地缓存子系统被配置为提供一层或多层缓存存储,以对专用于所述处理核的数据和/或程序进行缓存。客户端栈用于运行一个或若干个客户端线程,并且每个服务器栈用于运行一个或若干个服务器线程。

[0026] 该方法进一步包括:获得包括一个或多个共享缓存块的共享缓存,每个共享缓存块均耦合到客户端栈,并且每个共享缓存块均耦合到该多个服务器栈中的一个相应服务器栈;以及配置每个共享缓存块,以向客户端栈提供下一层缓存存储,并且向该相应服务器栈提供下一层缓存存储,从而促进客户端线程和服务器线程之间的通信。

[0027] 在该方法中,至少多个栈和共享缓存被集成以形成多核计算机系统。

[0028] 该方法附加地包括配置每个服务器栈的处理核,以在执行一个或多个服务器线程

时,限制能够利用的计算资源到该每个服务器栈和耦合到该每个服务器栈的共享缓存块。结果,由一个或多个服务器线程对一个或多个客户端线程造成的核间干扰被隔离到该每个服务器栈、以及耦合到该每个服务器栈的共享缓存块内,从而实现SCE观感。

[0029] 可选地,该方法还包括获得耦合到客户端栈的附加缓存子系统,并且配置该附加缓存子系统以向客户端栈提供下一层或多层缓存存储。在形成多核计算机系统中,进一步将附加缓存子系统集成到多核计算机系统中。

[0030] 如下文的实施例所示,公开了本发明的其他方面。

## 附图说明

[0031] 图1图示地描绘了垂直划分计算资源以实现多核计算机系统的SCE观感的现有方法。

[0032] 图2以简单但代表性的情况示出了多核计算机系统的客户端-服务器架构,用于说明实现SCE观感的工作原理。

[0033] 图3示出了根据本发明的示例性实施例的具有SCE观感的多核计算机系统。

[0034] 图4示出了根据本发明的示例性实施例的流程图,该流程图显示了形成具有SCE观感的多核计算机系统的步骤。

## 具体实施方式

[0035] 在说明书和所附权利要求书中在此使用以下术语。“核”和“处理核”能够互换使用,以表示读取和执行程序指令的处理单元。“单核处理器”是指仅具有一个核的计算处理器。“单核计算机系统”是仅包含一个核的计算机系统。“多核处理器”是指包含多个核的计算处理器,其中,这些核被配置为同时或并行地操作或执行指令。除了多个核之外,多核处理器还可以与其他处理部件(诸如缓存、存储器管理单元(MMU)等)集成在一起。“多核计算机系统”是包含多个核的计算机系统,其中这些核被配置为同时或并行地操作或执行指令。实现(或具有)“SCE观感”是指将多核计算机系统配置为:使得多核计算机系统上任何给定任务集的实时可调度性等同于单核计算机系统上的相同(或确定性地转换的)任务集的实时可调度性。

[0036] 在本公开中,公开了用于实现多核计算机系统的SCE观感的客户端-服务器架构,从而实现系统实施的简单性并减少对建立系统中使用的计算资源的硬件和/或软件配置细节的依赖性。在不失一般性的情况下,在下文说明公开的客户端-服务器架构的工作原理,其中考虑了简单但具有代表性的情况,即多核计算机系统中能够利用的资源局限于多个核、一层(L1)缓存和二层(L2)缓存。图2描绘了上述情况的客户端-服务器架构。具有这种架构的多核计算机系统200包括多个处理核210、211-1:n、多个L1缓存215、216-1:n和L2缓存220。

[0037] 在系统200中,核210、211-1:n中的一个核被选择为客户端-服务器架构中的唯一“客户端核”。客户端核被布置为运行客户端线程。服务器核被布置为运行服务器线程。在不失一般性的情况下,选择核 $C_0$  210作为客户端核。客户端-服务器架构中涉及的所有其他n个核211-1:n是“服务器核”,分别表示为 $C_i$  ( $i=1, \dots, n$ )。客户端核 $C_0$  210及其专用L1缓存215(表示为 $L_{1,0}$ )被统称为“客户端栈”230。专用L1缓存215是本地缓存,用于对专用于客户

端核 $C_0$  210的数据和/或程序进行缓存。对于 $i \in \{1, 2, \dots, n\}$ , 服务器核 $C_i$  211-i及其专用L1缓存216-i (表示为 $L_{1,i}$ ) 被分组为第i个服务器栈231-i。类似地, 专用L1缓存216-i是本地缓存, 用于对专用于服务器核 $C_i$  211-i的数据和/或程序进行缓存。

[0038] L2缓存220被以如下方式来组织。L2缓存220包括多个独立的缓存块222-1:n。在每个服务器核 $C_i$  211-i ( $i \in \{1, 2, \dots, n\}$ ) 上运行的服务器线程仅能访问 $L_{1,i}$  216-i (即: 同一服务器栈231-i中的L1缓存) 和L2缓存220中的指定缓存块 (即:  $S_i$  222-i)。客户端核 $C_0$  210上运行的客户端线程也可以访问缓存块 $S_i$  222-i。也就是说,  $S_i$  222-i是共享存储装置, 以允许 $C_0$  210上的客户端线程与 $C_i$  211-i上的服务器线程之间的通信。因此, 将 $S_i$  222-i命名为第i个共享缓存块。

[0039] 用于实现多核计算机系统200的SCE观感的有利布置是在 $C_i$  211-i ( $i \in \{1, 2, \dots, n\}$ ) 上运行的服务器线程不能访问除第i个服务器栈231-i和 $S_i$  222-i以外的任何计算资源。以这种方式, 由在 $C_i$  211-i上运行的服务器线程造成的干扰被隔离到第i个服务器栈231-i、以及耦合到该服务器栈的共享缓存块 $S_i$  222-i内。无需考虑由服务器核211-1:n在低层缓存 (即, 低于L2缓存220 (如果有))、总线、主存储器和IO设备处造成的核间干扰。在调度资源时, 仅需要分析在客户端核 $C_0$  210上运行的客户端线程。服务器线程中的执行将反映为相应客户端线程的执行中的 (对相应的共享缓存块的) 阻塞 (或非阻塞) 读/写。因此, 这使得以方便、简单的方式实现SCE观感, 并且这种实现很少依赖于硬件和/或软件配置细节。

[0040] 将遗留程序迁移到以上公开的客户端-服务器架构也很容易。本领域技术人员可以检查程序代码 (包括但不限于源代码、中间代码 (例如, 汇编代码) 和/或机器代码) 以标出代码片段, 其中每个标出的片段被频繁地执行, 并且具有小至足以配置在服务器栈中的相应存储/缓存足印 (footprint) 大小。本领域技术人员可以修改每个这样的片段以作为服务器线程来运行, 并修改其余的代码以作为客户端核 $C_0$  210上的一个或多个客户端线程来运行。

[0041] 基于以上公开的客户端-服务器架构, 并且推广到两个以上层别的缓存存储的架构, 本发明被详细描述如下。

[0042] 本发明的第一方面在于提供一种具有SCE观感的多核计算机系统。示例性地, 参照图3说明该系统, 图3描绘了根据本发明的示例性实施例的实现SCE观感的多核计算机系统300。

[0043] 多核计算机系统300包括多个栈330、331-1:n。栈330、331-1:n中的每个均包括一个处理核和耦合到该处理核的本地缓存子系统。例如, 某个第一栈330包括第一核310和第一本地缓存子系统315。类似地, 其余栈331-1:n分别包括核311-1:n和本地缓存子系统316-1:n。单独本地缓存子系统被配置为提供一层或多层缓存存储, 以对专用于相应栈的处理核的数据和/或程序进行缓存。例如, 在第一栈330中, 第一本地缓存子系统315由L1缓存345-1到第k层 (Lk) 缓存345-k的级联形成, 其中L1缓存345-1被耦合到第一核310。作为另一示例, 第二栈331-n的第二本地缓存子系统316-n是L1缓存346-1到Lk缓存346-k的级联。在第一本地缓存子系统315中仅具有一层缓存存储 (如图2所示) 的特殊情况下, k等于1。多个栈330、331-1:n被划分为一个客户端栈330和一个或多个服务器栈331-1:n。在系统300中仅具有两个栈的特殊情况下, n取值为1。客户端栈330用于运行客户端线程 (例如, 客户端线程340)。每个服务器栈 (例如, 服务器栈331-n) 用于运行服务器线程 (例如, 服务器线程341)。

[0044] 系统300还包括(k+1)层缓存320,该缓存320包括一个或多个共享缓存块322-1:n。每个共享缓存块322-1:n均耦合到多个服务器栈中的一个服务器栈331-1:n。例如,共享缓存块322-n耦合到服务器栈331-n。此外,每个共享缓存块322-1:n均耦合到客户端栈330。结果,每个共享缓存块322-1:n均提供客户端栈330和相应的服务器栈(例如,服务器栈331-n)之间的通信信道。以这种方式,促进了客户端线程340和服务器线程341之间的通信。

[0045] 此外,每个服务器栈的处理核被配置为使得由上述处理核在执行服务器线程时,能够利用的计算资源被限制到该服务器栈和耦合到该服务器栈共享缓存块。作为说明性示例,考虑由服务器栈331-n中的核311-n执行服务器线程341。可用于由核311-n执行服务器线程341的计算资源被限制到核311-n本身、本地缓存子系统316-n和共享缓存块322-n。作为该限制的结果,由服务器线程341对客户端线程340造成的核间干扰被隔离到服务器栈331-n、以及耦合到该服务器栈331-n的共享缓存块322-n内。核间干扰的这种隔离简化了任务集的最坏情况执行时间(WCET)的估计,从而实现了多核计算机系统300的SCE观感。

[0046] 系统300的其他方面详述如下。

[0047] 系统300还可以包括在运行客户端线程340时可由客户端栈330的核310使用的附加计算资源390。这些附加计算资源390能够包括主存储器、一个或多个I/O设备等。

[0048] 取决于实际情况,耦合到客户端栈330的附加缓存子系统355可能期望提供缓存,以在核310在运行客户端线程340中访问附加计算资源390时对数据和/或程序进行缓存。例如,如果本地缓存子系统315仅具有L1缓存,则在附加缓存子系统355中包括至少L2缓存通常是有利的,以便在核310访问主存储器时实现更大的命中百分比。附加缓存子系统355被配置为向客户端栈330提供下一层缓存存储(即:L(k+1)缓存365-1)。根据实际情况,可以另选地配置附加缓存子系统355,以将多个后续层的缓存存储(例如,L(k+1)缓存365-1至L(k+q)缓存365-q)提供给客户端栈330。

[0049] 在一些实施中,核310、311-1:n中的一个或多个均可以连接到暂存存储(SPM)和/或其他比主存储快的存储部件(在以下被称为“快速存储装置”)。在系统300中,一个或多个共享缓存块322-1:n可以为暂存存储器和/或其他快速存储器。

[0050] 核310、311-1:n中的每一个均可以是通用处理单元,或者是专用处理单元、诸如图形处理单元(GPU)或安全密码处理器。在系统300中,核310、311-1:n可以相同或可以不完全相同。本发明不旨在限制用于实施系统300的每个核的类型。

[0051] 在实际实施中,通常在作为处理器芯片305的集成电路(IC)上制造核310、311-1:n和各种缓存(包括本地缓存子系统315、316-1:n、共享缓存320和附加缓存子系统355(如果存在))。系统300中的附加计算资源390也可以与核310、311-1:n和上述各种缓存集成在一起,以形成片上系统(SoC)。在这种情况下,所公开的客户端-服务器架构可以被称为片上系统客户端-服务器(SoCCS)架构。

[0052] 本发明的第二方面在于提供一种用于形成具有SCE观感的多核计算机系统的方法。该方法的开发基于开发如上所述的多核计算机系统300的原理。该方法借助于图4进行说明,该图4描绘了一张显示形成具有SCE观感的多核计算机系统的示例性步骤的流程图。

[0053] 在步骤410中,获得多个栈。每个栈均包括一个处理核和耦合到该上述处理核的本地缓存子系统。本地缓存子系统被配置为提供一层或多层缓存存储,用于对专用于上述处理核的数据和/或程序进行缓存。

[0054] 在步骤420中,将多个栈划分为一个客户端栈和一个或多个服务器栈。客户端栈用于运行客户端线程。每个服务器栈用于运行服务器线程。

[0055] 之后,在步骤430中获得共享缓存。共享缓存包括一个或多个共享缓存块,每个共享缓存块均耦合到客户端栈,并且每个共享缓存块均耦合到该多个服务器栈中的一个相应服务器栈。在一些实现中,一个或多个共享缓存块可以为暂存存储器和/或其他快速存储器。

[0056] 在步骤440中,配置每个共享缓存块,以向客户端栈和相应的服务器栈两者提供一层缓存存储。从而促进和使能了客户端线程和服务器线程之间的通信。

[0057] 可选地,在步骤450中获得耦合到客户端栈的附加缓存子系统。随后在步骤460中,配置附加缓存子系统以向客户端栈提供下一层或多层缓存存储。

[0058] 在获得共享缓存和多个栈之后,在步骤470中,通过至少集成多个栈和共享缓存来形成多核计算机系统。如果存在附加缓存子系统,则在步骤470中还将附加缓存子系统集成到多核计算机系统中。

[0059] 在步骤480中,配置服务器栈的处理核,以在执行服务器线程时,限制能够利用的计算资源到该每个服务器栈和耦合到该每个服务器栈的共享缓存块。结果,由服务器线程对客户端线程造成的核间干扰被隔离到该每个服务器栈、以及耦合到该每个服务器栈的共享缓存块内。从而,实现了用于多核计算机系统的SCE观感。

[0060] 在不脱离本发明的精神或基本特征的情况下,本发明可以以其他特定形式来实施。因此,本实施例在所有方面都应被认为是说明性的而非限制性的。本发明的范围由所附权利要求书而不是前面的描述示出,并且因此在权利要求书的等同含义和范围内的所有改变均应包含在本发明的范围内。

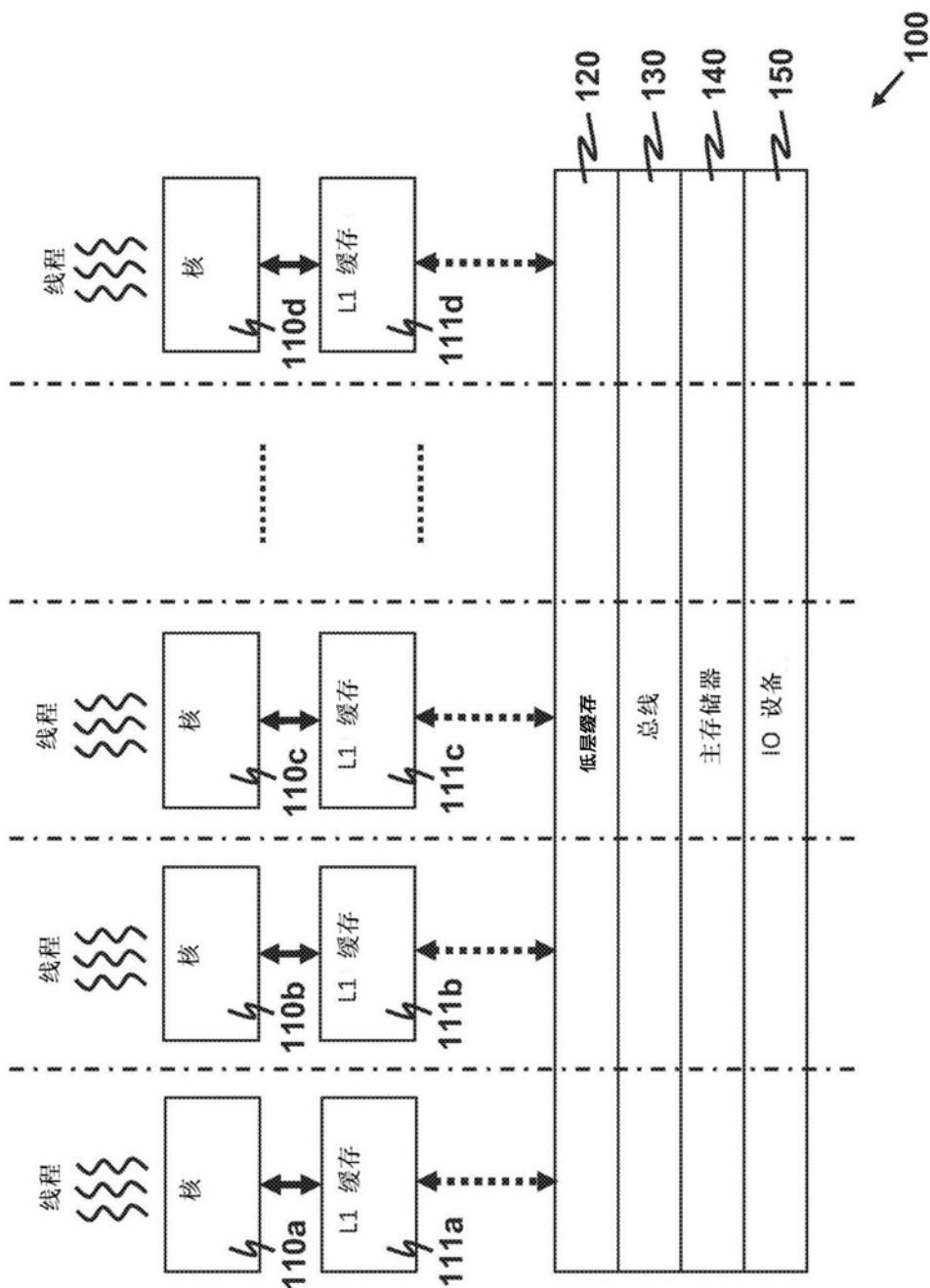


图1 (现有技术)

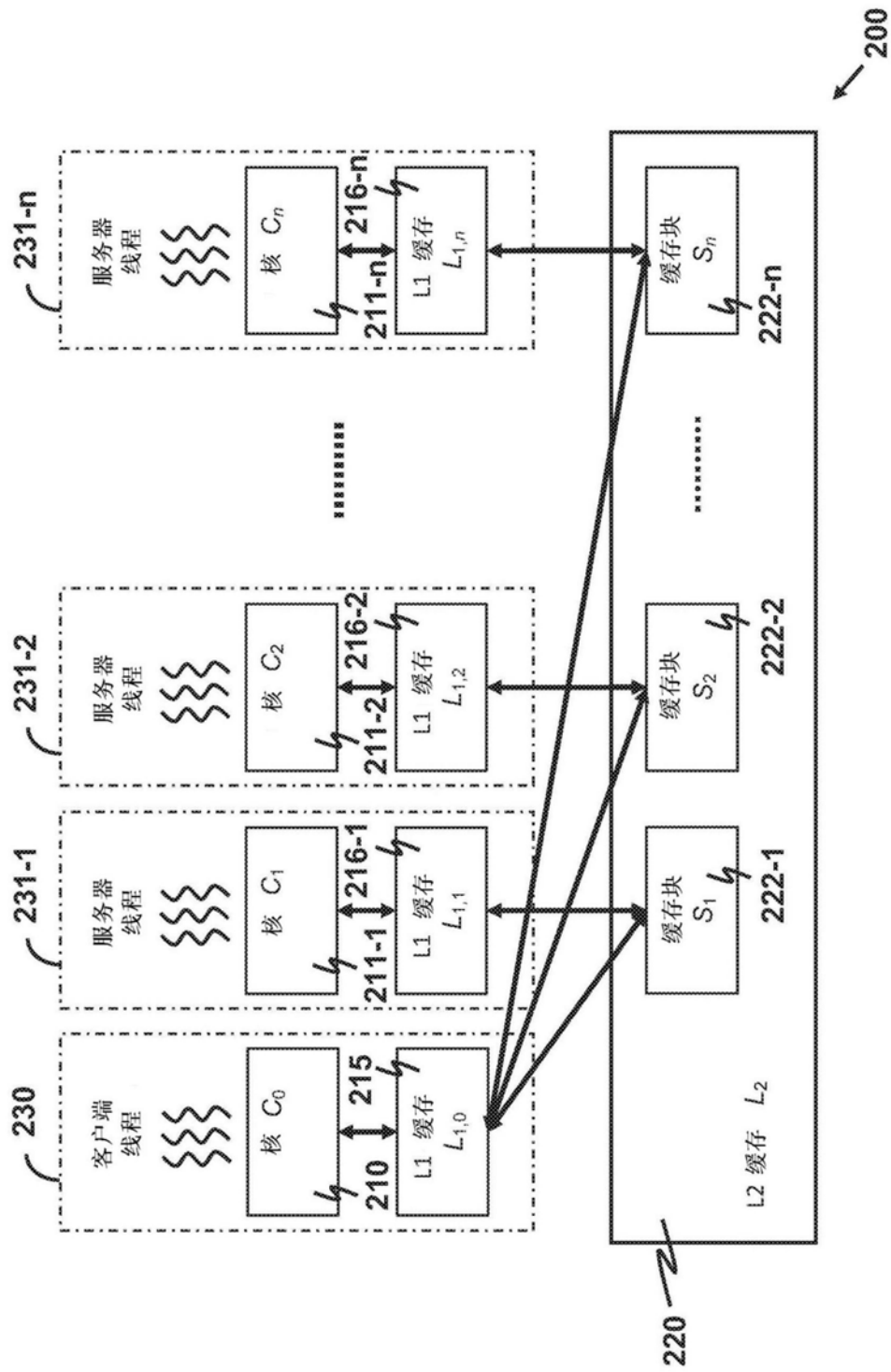


图2

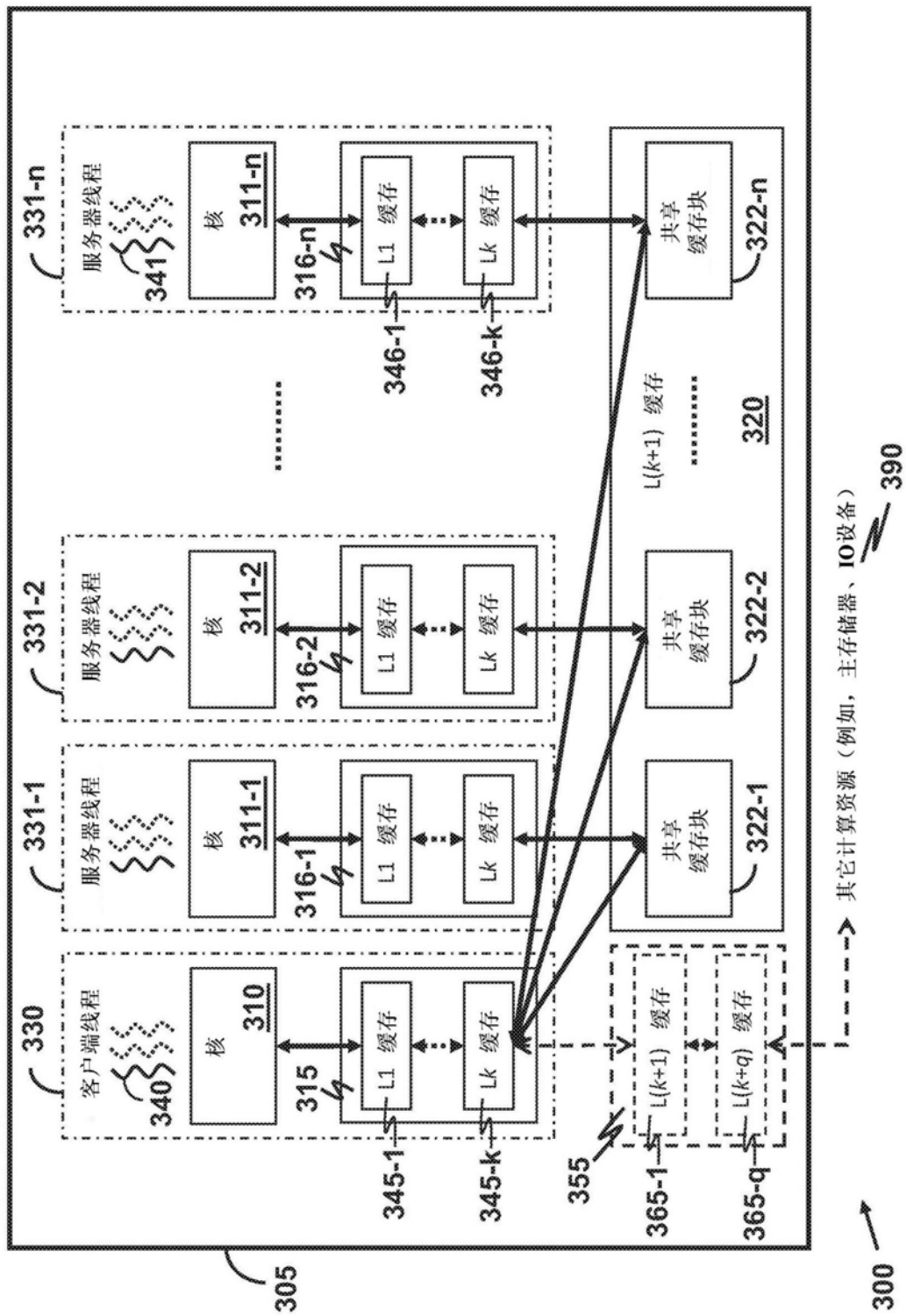


图3

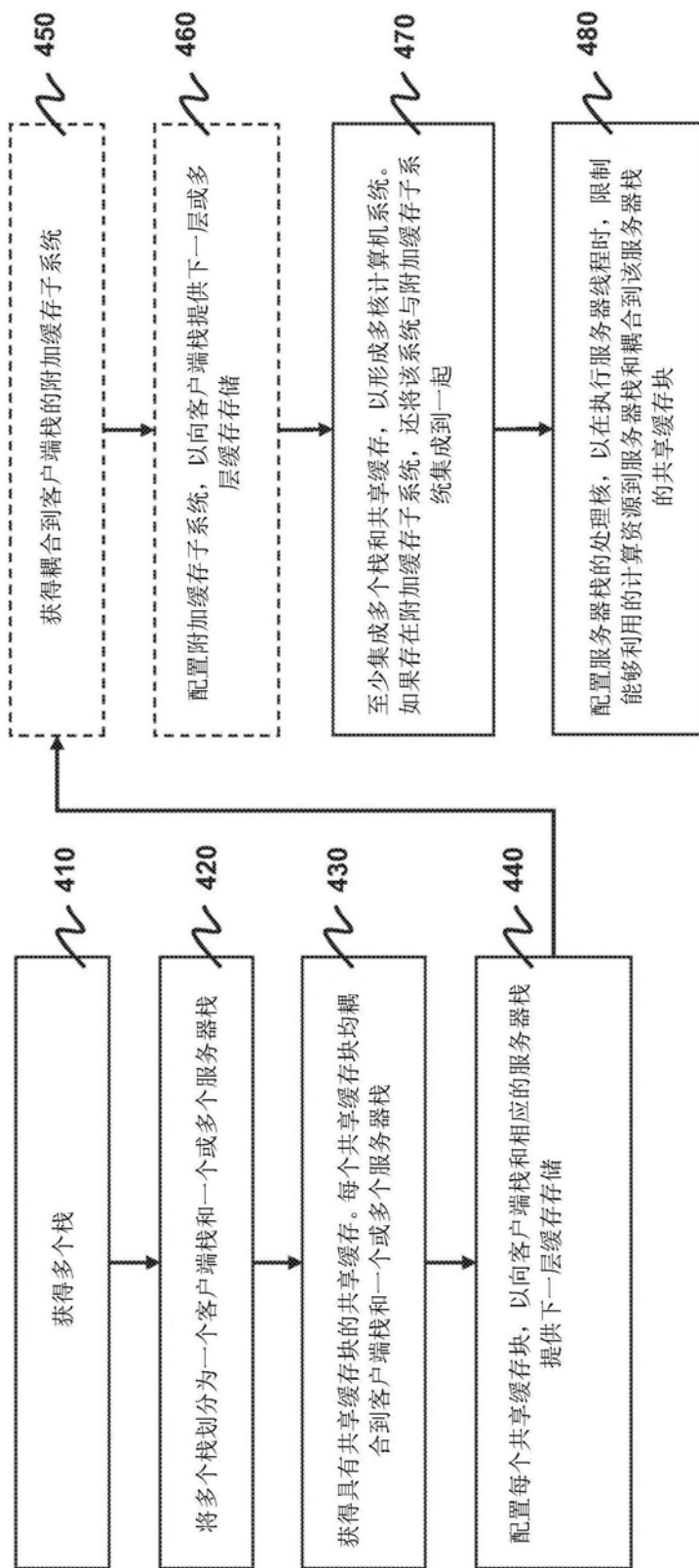


图4